

Semiconductor device with layered semiconductor chips

Publication number: DE10200268

Publication date: 2002-11-28

Inventor: KUWAHARA WATARU (JP); HORIE KATSUNORI (JP)

Applicant: MITSUBISHI ELECTRIC CORP (JP)

Classification:

- international: H01L25/18; H01L25/065; H01L25/07; H01L25/18;
H01L25/065; H01L25/07; (IPC1-7): H01L23/50;
H01L25/065

- European: H01L25/065S

Application number: DE20021000268 20020107

Priority number(s): JP20010135450 20010502

Also published as:

US6573608 (B2)

US2002163077 (A1)

KR20020084889 (A)

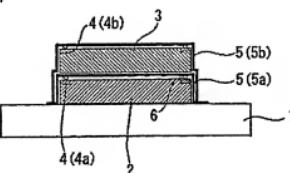
JP2002329836 (A)

[Report a data error here](#)

Abstract not available for DE10200268

Abstract of corresponding document: US2002163077

A first semiconductor chip having a pad electrode on its main surface is disposed on a substrate, and a first wiring film electrically connecting the pad electrode to the substrate is further disposed on the substrate so as to cover the first semiconductor chip. A second semiconductor chip is disposed on the first wiring film. The second semiconductor chip has a pad electrode on its main surface opposite to another surface on which the first wiring film is disposed. A second wiring film electrically connecting the pad electrode to the substrate is disposed on the substrate so as to cover the first semiconductor chip and the second semiconductor chip.

Data supplied from the esp@cenet database - Worldwide



⑫ Offenlegungsschrift
⑬ DE 102 00 268 A 1

⑩ Int. Cl.⁷:
H 01 L 23/50
H 01 L 25/065

⑩ Unionspriorität:
01-135450 02. 05. 2001 JP
⑪ Anmelder:
Mitsubishi Denki K.K., Tokio/Tokyo, JP
⑫ Vertreter:
Prüfer und Kollegen, 81545 München

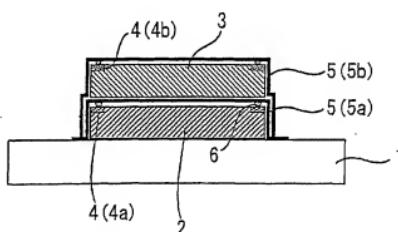
⑩ Erfinder:
Kuwahara, Wataru, Itami, JP; Horie, Katsunori,
Tokio, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

④ Halbleitervorrichtung

⑤ Ein erster Halbleiterchip (2) mit einer Anschlußflächen-elektrode (4a) auf seiner Hauptoberfläche ist auf einem Substrat (1) vorgesehen, und ein erster Verdrachtungsfilm (5a), der elektrisch die Anschlußflächen-elektrode (4) mit dem Substrat (1) verbindet, ist weiterhin auf dem Substrat (1) so vorgesehen, daß er den ersten Halbleiterchip (2) bedeckt. Ein zweiter Halbleiterchip (3) ist auf dem ersten Verdrachtungsfilm (5a) vorgesehen. Der zweite Halbleiterchip (3) weist eine Anschlußflächen-elektrode (4b) auf seiner Hauptoberfläche gegenüber der anderen Oberfläche auf, auf der der erste Verdrachtungsfilm (5a) vorgesehen ist. Ein zweiter Verdrachtungsfilm (5b), der elektrisch die Anschlußflächen-elektrode (4b) mit dem Substrat (1) verbindet, ist auf dem Substrat (1) so vorgesehen, daß er den ersten Halbleiterchip (2) und den zweiten Halbleiterchip (3) verbindet.



Beschreibung

[0001] Die vorliegende Erfindung bezieht sich auf Halbleitervorrichtungen, und genauer bezieht sie sich auf eine Integrationstechnik für Halbleiterchips.

[0002] Da Informationsvorrichtungen und ähnliches eine höhere Funktionalität in den vergangenen Jahren erreicht haben, nimmt die Anforderung an die Integration von Halbleitervorrichtungen zu. Eine der Integrationstechniken von Halbleitervorrichtungen ist die Laminierung einer Mehrzahl von Halbleiterchips.

[0003] Fig. 6 ist eine Querschnittsansicht zum Beschreiben einer ersten Halbleitervorrichtung. Genauer zeigt Fig. 6 ein Mehrschichtchipmodul.

[0004] In Fig. 6 bezeichnet das Bezugssymbol 2 einen ersten Halbleiterchip; das Bezugssymbol 3 bezeichnet einen zweiten Halbleiterchip; das Bezugssymbol 4 bezeichnet eine Anschlußflächenelektrode; das Bezugssymbol 7 bezeichnet ein Abdichtmittel; das Bezugssymbol 10 bezeichnet eine Insel; das Bezugssymbol 11 bezeichnet ein Verdrachtungsteil; und das Bezugssymbol 12 bezeichnet eine Leitung.

[0005] Bei der in Fig. 6 gezeigten ersten Halbleitervorrichtung sind zwei Halbleiterchips 2 und 3 verschiedener Größe auf die Insel 10 laminiert. Die Anschlußflächenelektroden 4 der Halbleiterchips 2 und 3 sind mit den Leitungen 12 unter Benutzung der Verdrachtungsteile 11 wie Golddrähte verdrährt. Weiterhin ist die erste Halbleitervorrichtung mit dem Abdichtmittel 7, das aus Harz oder ähnlichem gemacht ist, mit der Ausnahme für gewisse Abschnitte der Leitungen 12 eingegossen.

[0006] Die in Fig. 6 gezeigte Halbleitervorrichtung leidet jedoch unter einer strukturellen Beschränkung aufgrund ihres Verdraltungsaufbaues. Insbesondere müssen die Anschlußflächenelektroden 4 auf dem ersten Halbleiterchip 2 nach außen offen sein, das heißt, sie sollten nicht von der hinteren Oberfläche des zweiten Halbleiterchips 3 bedeckt sein.

[0007] Dieses bedeutet, daß es schwierig ist, Halbleiterchips der gleichen Größe zu laminieren. Zusätzlich ist die Position auf dem Halbleiterchip, an der die Anschlußflächenelektrode 4 gebildet wird, zum Beispiel auf die äußeren Bereiche des Halbleiterchips beschränkt.

[0008] Zum Lösen der obigen Probleme wurde die in Fig. 7 gezeigte Halbleitervorrichtung vorgeschlagen. Fig. 7 ist eine Schnittansicht einer zweiten Halbleitervorrichtung. Genauer, Fig. 7 zeigt den geschichteten Aufbau von Halbleiterchips, wie in der japanischen Patentoffenlegungsschrift Hei 6-21329 offenbart ist.

[0009] Bei der in Fig. 7 gezeigten zweiten Halbleitervorrichtung weisen zwei Verdrachtungsfilme 13 jeweils Bondhöckerelektroden 6 auf ihren vorderen und hinteren Oberflächen auf, auf denen Halbleiterchips 2 bzw. 3 durch die Bondhöckerelektroden 6 vorgespannt sind. Die Verdrachtungsfilme 13 sind mit Leitungen 12 verbunden. Weiterhin ist die zweite Halbleitervorrichtung mit dem Abdichtmittel 7, das aus Harz oder ähnlichem hergestellt ist, mit der Ausnahme gewisser Abschnitte der Leitungen 12 eingegossen. Diese Anordnung realisiert die Laminierung von Halbleiterchips mit Leichtigkeit.

[0010] Der in Fig. 7 gezeigte Aufbau führt jedoch unausweichlich zu einer Halbleitervorrichtung mit großen Abmessungen, da es notwendig ist, die Verdrachtungsfilm 13 mit den Leitungen 12 zu verbinden.

[0011] Wenn weiterhin das in das Abdichtmittel 7 eingesogene Modul auf einem Substrat (nicht gezeigt) angebracht wird, ist es notwendig, die Leitungen 12 mit dem Substrat zu verdrähten. Dieses erhöht weiter die Abmessun-

gen der Halbleitervorrichtung.

[0012] Somit ist es mit den oben beschriebenen Halbleitervorrichtungen nicht möglich, die Verpackungen zu miniaturisieren und die Halbleiterchips zu erhöhen.

5 [0013] Bevor das Modul eingegossen wird, werden die Bondhöckerelektroden 6 und die Anschlußflächenelektroden 4 positioniert (aber nicht fixiert), so daß die Bondhöckerelektroden 6 in Kontakt mit den Anschlußflächenelektroden 4 stehen. Das bedeutet, daß es notwendig ist, das Modul einzulegen, um die Kontaktposition zu fixieren.

[0014] Wenn weiterhin das Modul eingegossen wird, kann der Verdrachtungsfilm 13 unabsichtlich verschoben werden, was in einer Fehlaufrichtung der Anschlußflächenelektroden zu den Bondhöckerelektroden 6 führt. Dieses verringert die Zuverlässigkeit der Halbleitervorrichtung.

[0015] Die obige Erfindung ist zum Lösen der zuvor erwähnten Probleme gemacht worden, und es ist eine Aufgabe der vorliegenden Erfindung, eine neue und nützliche Halbleitervorrichtung vorzusehen, wobei Halbleiterchips auf einem Substrat mit einer hohen Chipdichte angebracht werden und eine Mehrzahl von Halbleiterchips ohne Gießen des Moduls laminiert werden.

[0016] Diese Aufgabe wird gelöst durch eine Halbleitervorrichtung nach Anspruch 1.

25 [0017] Gemäß einem ersten Aspekt der vorliegenden Erfindung weist die Halbleitervorrichtung auf: ein Substrat; einen auf dem Substrat vorgesehenen ersten Halbleiterchip, wobei der erste Halbleiterchip eine erste Elektrode auf einer Hauptoberfläche davon aufweist; eine auf dem Substrat so vorgesehene erste Verdrachtung, daß der erste Halbleiterchip bedeckt ist, wobei die erste Verdrachtung elektrisch die erste Elektrode mit dem Substrat verbindet; einen auf der ersten Verdrachtung vorgesehenen zweiten Halbleiterchip, wobei der zweite Halbleiterchip eine zweite Elektrode auf einer Hauptoberfläche davon aufweist und die Hauptoberfläche einer anderen Oberfläche gegenüberliegt, die die erste Verdrachtung kontaktiert; und eine auf dem Substrat so vorgesehene zweite Verdrachtung, daß der zweite Halbleiterchip und der erste Halbleiterchip bedeckt sind, wobei die zweite Verdrachtung elektrisch die zweite Elektrode mit dem Substrat verbindet.

[0018] Die Aufgabe wird auch gelöst durch eine Halbleitervorrichtung nach Anspruch 6.

[0019] Gemäß einem zweiten Aspekt der vorliegenden Erfindung weist die Halbleitervorrichtung auf: ein Substrat; einen auf dem Substrat vorgesehenen ersten Halbleiterchip, wobei der erste Halbleiterchip eine erste Elektrode auf einer Hauptoberfläche davon aufweist; eine auf dem Substrat so vorgesehene Verdrachtung, daß der erste Halbleiterchip bedeckt ist, wobei die Verdrachtung elektrisch die erste Elektrode mit dem Substrat verbindet; und einen auf der Verdrachtung vorgesehenen zweiten Halbleiterchip, wobei der zweite Halbleiterchip eine zweite Elektrode auf einer Hauptoberfläche davon aufweist; wobei die Hauptoberfläche des zweiten Halbleiterchips der Hauptoberfläche des ersten Halbleiterchips zugewandt ist.

[0020] Die Aufgabe wird auch gelöst durch eine Halbleitervorrichtung nach Anspruch 11.

[0021] Gemäß einem dritten Aspekt der vorliegenden Erfindung weist die Halbleitervorrichtung auf: einen ersten Halbleiterchip mit einer ersten Elektrode auf einer Hauptoberfläche davon; eine auf dem ersten Halbleiterchip so vorgesehene Verdrachtung, daß sie in engem Kontakt mit der Hauptoberfläche des ersten Halbleiterchips steht, wobei die Verdrachtung elektrisch die erste Elektrode mit dem Substrat verbindet; einen auf der Verdrachtung vorgesehenen zweiten Halbleiterchip, wobei der zweite Halbleiterchip eine zweite Elektrode auf einer Hauptoberfläche davon aufweist, die

Hauptoberfläche des zweiten Halbleiterchips der Hauptoberfläche des ersten Halbleiterchips zugewandt ist und in engem Kontakt mit der Verdrahtung steht; und eine Abdichtung, die den ersten Halbleiterchip und den zweiten Halbleiterchip abdichtet.

[0022] Bevorzugte Ausgestaltungen der Erfindung sind in den Unteransprüchen angegeben.

[0023] Weitere Merkmale und Zweckmäßigkeiten der Erfindung ergeben sich aus der Beschreibung von Ausführungsbeispielen anhand der Figuren. Von den Figuren zeigen:

[0024] Fig. 1 eine Querschnittsansicht zum Beschreiben einer Halbleitervorrichtung gemäß einer ersten Ausführungsform der vorliegenden Erfindung;

[0025] Fig. 2 eine Querschnittsansicht zum Beschreiben eines Verdrahtungsfilmes, der in der Halbleitervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung verwendet wird;

[0026] Fig. 3 eine Querschnittsansicht zum Beschreiben einer Halbleitervorrichtung gemäß einer zweiten Ausführungsform der vorliegenden Erfindung;

[0027] Fig. 4 eine Querschnittsansicht zum Beschreiben eines Verdrahtungsfilms, der in der Halbleitervorrichtung gemäß der zweiten Ausführungsform der vorliegenden Erfindung verwendet wird;

[0028] Fig. 5 eine Querschnittsansicht zum Beschreiben einer Halbleitervorrichtung gemäß einer dritten Ausführungsform der vorliegenden Erfindung;

[0029] Fig. 6 eine Querschnittsansicht zum Beschreiben einer vorhandenen ersten Halbleitervorrichtung; und

[0030] Fig. 7 eine Querschnittsansicht zum Beschreiben einer vorhandenen zweiten Halbleitervorrichtung.

[0031] Im folgenden werden Prinzipien und Ausführungsformen der vorliegenden Erfindung unter Bezugnahme auf die begleitenden Zeichnungen beschrieben. Die Teile und Schritte, die einigen der Zeichnungen gemeinsam sind, erhalten die gleichen Bezugszeichen, und die redundante Beschreibung davon wird weggelassen.

Erste Ausführungsform

[0032] Fig. 1 ist eine Schnittansicht einer Halbleitervorrichtung gemäß einer ersten Ausführungsform der vorliegenden Erfindung.

[0033] Fig. 2 ist eine Schnittansicht eines Verdrahtungsfilmes, der durch die Halbleitervorrichtung gemäß der ersten Ausführungsform der vorliegenden Erfindung verwendet wird.

[0034] In Fig. 1 und 2 bezeichnet das Bezugszeichen 1 ein Substrat; 2 einen ersten Halbleiterchip; 3 einen zweiten Halbleiterchip; 4 (4a, 4b) Anschlußflächenelektroden; 5 (5a, 5b) Verdrahtungsfilme; 6 eine Bondhöckerelektrode (Kontakthöcker); 51 eine Metallschicht; 52 eine erste Klebeschicht; 52a einen Öffnungsabschnitt; und 53 eine zweite Klebeschicht.

[0035] Das Substrat 1 ist ein Anbringungssubstrat oder ein Schaltungssubstrat, und der erste Halbleiterchip 2 und der zweite Halbleiterchip 3 sind auf der Hauptoberfläche des Substrates 1 angebracht. Der erste Halbleiterchip 2 und der zweite Halbleiterchip 3 sind zum Beispiel Halbleiterspeicher wie DRAMs.

[0036] Die Anschlußflächenelektroden 4 (4a, 4b) sind Elektroden, die wie Anschlußflächen geformt sind, die auf den Hauptoberflächen des ersten Halbleiterchips 2 bzw. des zweiten Halbleiterchips 3 gebildet sind. Die Anschlußflächenelektroden 4 sind zum Beispiel aus Au, Cu oder Al oder ihren Legierungen hergestellt.

[0037] Die Verdrahtungsfilme 5 (5a, 5b) verbinden elek-

trisch das Substrat 1 mit den Halbleiterchips 2 und 3, und sie bringen ebenfalls die Halbleiterchips 2 und 3 auf dem Substrat 1 an. Genauer, die Anschlußflächenelektroden 4, die auf den Halbleiterchips 2 und 3 gebildet sind, sind elektrisch mit dem Substrat 1 durch die Verdrahtungsfilme 4 verbunden.

[0038] Wie in Fig. 2 gezeigt ist, enthält jeder der Verdrahtungsfilme 5 (5a, 5b) die Metallschicht 51, die erste Klebeschicht 52, die eine Oberfläche der Metallschicht 51 bedeckt, und die zweite Klebeschicht 52, die die andere Oberfläche der Metallschicht 51 bedeckt.

[0039] Das heißt, der erste Verdrahtungsfilm 5a wird durch Laminieren der ersten Klebeschicht 52, die den ersten Halbleiterchip 3 bedeckt, der Metallschicht 51, die die erste Klebeschicht 52 bedeckt, und der zweiten Klebeschicht 53, deren andere Oberfläche die Metallschicht 51 bedeckt und deren andere Oberfläche in Kontakt mit dem zweiten Halbleiterchip 3 steht, erzeugt.

[0040] Der zweite Verdrahtungsfilm 5b wird andererseits durch Laminieren der ersten Klebeschicht 52, die den zweiten Halbleiterchip 3 und den ersten Halbleiterchip 2 bedeckt, der Metallschicht 51, die die erste Klebeschicht 52 bedeckt und der zweiten Klebeschicht 53, die die Metallschicht 51 bedeckt, erzeugt.

[0041] Endabschnitte der Metallschicht 51 sind elektrisch mit den Elektroden (nicht gezeigt) verbunden, die auf dem Substrat 1 gebildet sind.

[0042] Es soll angemerkt sein, daß die erste Klebeschicht 52 und die zweite Klebeschicht 53 zum Beispiel Isolierfilme sind, die auf ihren Oberflächen mit Klebstoffen beschichtet sind. Ein Beispiel eines Isolierfilms ist ein Polyimdfilm, während ein Beispiel des Klebstoffes ein Epoxidklebstoff ist. Weiterhin sind Endabschnitte der ersten Klebeschicht 52 und der zweiten Klebeschicht 53 in Kontakt mit dem Substrat 1.

[0043] Die erste Klebeschicht weist einen Öffnungsabschnitt 52a an einer Position entsprechend einer jeden Anschlußflächenelektrode 4 auf, und eine Bondhöckerelektrode 6 ist auf dem Metallfilm 51 gebildet, der durch jede Öffnung 52a offen liegt. Wie in Fig. 1 gezeigt ist, sind die Bondhöckerelektroden 6 in Kontakt mit den Anschlußflächenelektroden 4a und 4b plaziert, die auf den Hauptoberflächen des ersten Halbleiterchips 2 und des zweiten Halbleiterchips 3 gebildet sind.

[0044] Wie in Fig. 1 gezeigt ist, bei der Halbleitervorrichtung gemäß der ersten Ausführungsform ist der erste Halbleiterchip 2 auf der Hauptoberfläche des Substrates 1 vorgesehen, und der erste Verdrahtungsfilm 5a, der auf dem Substrat 1 vorgesehen ist, bedeckt den ersten Halbleiterchip 2. Die Anschlußflächenelektroden 4a auf dem ersten Halbleiterchip 2 stehen in Kontakt mit den Bondhöckerelektroden 6, die auf der Oberfläche des ersten Verdrahtungsfilms 5a gebildet sind. Weiterhin sind die beiden Enden des ersten Verdrahtungsfilms 5a elektrisch mit dem Substrat 1 verbunden. Obwohl es nicht in Fig. 1 gezeigt ist, sind die Hauptoberfläche und die Seiten des ersten Halbleiterchips 2 in Kontakt mit der ersten Klebeschicht 52 des ersten Verdrahtungsfilms 5a.

[0045] Andererseits ist der zweite Halbleiterchip 3 auf der anderen Oberfläche des ersten Verdrahtungsfilms 5a vorgesehen, die heißt auf der Oberfläche gegenüber derjenigen, auf der die Bondhöckerelektroden 6 gebildet sind. Obwohl es in Fig. 1 nicht gezeigt ist, ist die zweite Klebeschicht 53 des ersten Verdrahtungsfilms 5a in Kontakt mit der hinteren Oberfläche des zweiten Halbleiterchips 3.

[0046] Das heißt, eine Oberfläche des ersten Verdrahtungsfilms 5a haftet an dem ersten Halbleiterchip 2 an und ist daran befestigt, während die andere Oberfläche des ersten

Verdrahtungsfilmes 5a auf dem zweiten Halbleiterchip 3 anhaftet und daran befestigt ist.

[0047] Weiterhin ist der zweite Verdrahtungsfilm 5b so vorgesehen, daß er den zweiten Halbleiterchip 3 und den ersten Halbleiterchip 2 bedeckt, der mit dem ersten Verdrahtungsfilm 5a befestigt ist. Obwohl es nicht in Fig. 1 gezeigt ist, steht die erste Klebeschicht 52 des zweiten Verdrahtungsfilmes 5b in Kontakt mit der Hauptoberfläche und den Seiten des zweiten Halbleiterchips 3.

[0048] Das heißt, eine Oberfläche des zweiten Verdrahtungsfilmes 5b haftet an dem zweiten Halbleiterchip 3 an und ist daran befestigt.

[0049] Weiterhin sind die Halbleiterchips 2 und 3 auf dem Substrat 1 durch die Benutzung der Verdrahtungsfilme 5a und 5b angebracht.

[0050] Wie oben beschrieben wurde, ist bei der Halbleitervorrichtung gemäß der ersten Ausführungsform der klebende erste Verdrahtungsfilm 5a so vorgesehen, daß er den ersten Halbleiterchip 2 bedeckt, der auf dem Substrat 1 vorgesehen ist, und der klebende zweite Verdrahtungsfilm 5b ist so vorgesehen, daß er den zweiten Halbleiterchip 3 bedeckt, der auf dem ersten Verdrahtungsfilm 5a vorgesehen ist.

[0051] Die Halbleitervorrichtung gemäß der ersten Ausführungsform benötigt keine externen Leitungen zum Anbringen der Halbleiterchips 2 und 3 auf dem Substrat 1, das macht es möglich, die Anbringungsfächer zum Laminierten der Halbleiterchips zu verringern. Daher ist es möglich, die Halbleiterchips auf dem Substrat mit einer hohen Chipdichte anzubringen.

[0052] Da weiter die Halbleiterchips 2 und 3 direkt auf dem Substrat 1 durch die Benutzung der Verdrahtungsfilme 5a und 5b angebracht sind, ist es nicht nötig, Leitungen mit dem Substrat wie bei der eingangs beschriebenen Halbleitervorrichtung zu verdrachten. Daher ist es möglich, die Zahl der Herstellungsprozesse zu verringern, die zu verwenden sind, und dadurch die Kosten zum Herstellen von Halbleitervorrichtungen zu verringern.

[0053] Weiter werden der erste Verdrahtungsfilm 5a und der zweite Verdrahtungsfilm 5b jeweils durch Laminieren der Metallschicht 51 und der Klebeschichten 52 und 53 erzeugt, die beide Seiten der Metallschicht 51 bedecken. Die ersten Klebeschichten 52 der Verdrahtungsfilme 5a und 5b sind in Kontakt mit den Hauptoberflächen des Halbleiterchips 2 bzw. 3. Weiterhin sind die zwei Halbleiterchips 2 und 3 durch die Benutzung des ersten Verdrahtungsfilmes 5a befestigt.

[0054] Diese Anordnung macht es möglich, eine Fehlausrichtung der Bondhöckerelektroden 6 der Verdrahtungsfilmes 5a und 5b mit den Anschlußflächenelektroden 4a und 4b auf den Halbleiterchips 2 und 3 zu verhindern, was die Notwendigkeit zum Verwenden einer Harzabdichtung besiegelt. Das heißt, der Kontakt zwischen den Anschlußflächenelektroden 4 und den Bondhöckerelektroden 6 wird vollständig ohne Gießen des Modules mit einem Abdichtmittel hergestellt, was es möglich macht, die Halbleiterchips 2 und 3 zu laminieren. Dieses verringert die Zahl der Herstellungsprozesse, die zu verwenden sind, und dadurch verringert es die Kosten der Herstellung von Halbleitervorrichtungen. Da es weiterhin möglich ist, Abmessungen der Halbleitervorrichtung um jenseits des Abdichtmittels 7 zu verringern, können die Halbleiterchips mit einer höheren Chipdichte vorgeschen werden.

[0055] Weiterhin wird der Verdrahtungsfilm 5a so gebildet, daß er den Halbleiterchip 2 bedeckt und der Verdrahtungsfilm 5b wird so gebildet, daß er die Halbleiterchips 2 und 3 bedeckt. Mit dieser Anordnung sind die Oberflächen der Halbleiterchips 2 und 3 und die Oberflächen der Anschlußelektroden 4 von der Außenseite durch die Verdrahtungsfilmes 5a und 5b abgeschirmt, wobei die Verdrahtungs-

filme 5a und 5b diese Oberflächen schützen. Insbesondere ist es möglich, fremde Materie wie Staub und Teilchen daran zu hindern, daß sie an den Oberflächen der Halbleiterchips 2 und 3 anhaften, es ist auch möglich zu verhindern, daß eine Metalloxidation der Oberflächen der Anschlußelektroden 4 auftritt, was die Zuverlässigkeit der Halbleitervorrichtung erhöht.

[0056] Es soll angemerkt werden, daß die Halbleiterchips 2 und 3 durch Bilden eines Abdichtmittels auf dem Substrat 1 eingegossen werden können, so daß das Abdichtmittel die Halbleiterchips 2 und 3 bedeckt. Auch in diesem Fall sind externe Leitungen nicht benötigt. Daher ist möglich, die Abmessungen der Halbleitervorrichtung im Vergleich mit den Eingangs beschriebenen Halbleitervorrichtungen zu verringern und die Halbleiterchips mit einer Chipdichte anzubringen. Weiterhin sind die Positionen der auf den Verdrahtungsfilmen 5a und 5b gebildeten Bondhöckerelektroden 6 auf den Halbleiterchips 2 und 3 fixiert. Daher ist es möglich, eine Fehlausrichtung dieser Positionen zu der Zeit des Eingleißens zu verhindern.

[0057] Gemäß der ersten Ausführungsform werden die zwei Halbleiterchips 2 und 3 laminiert. Es können jedoch auch drei oder mehr Halbleiterchips laminiert werden. Auch in diesem Fall kann der gleiche Effekt erzielt werden, wie er als Resultat des Laminierens zweier Halbleiterchips erzielt wird.

[0058] Obwohl die erste Ausführungsform die Halbleiterchips 2 und 3 gleicher Größe verwendet, können Halbleiterchips verschiedener Größen benutzt werden.

Zweite Ausführungsform

[0059] Fig. 3 ist eine Schnittansicht einer Halbleitervorrichtung gemäß einer zweiten Ausführungsform der vorliegenden Erfindung. Fig. 4 ist eine Schnittansicht eines Verdrahtungsfilmes, der in der Halbleitervorrichtung gemäß der zweiten Ausführungsform der vorliegenden Erfindung verwendet wird. Komponenten der Halbleitervorrichtung in Figur, die die gleichen wie jene der Halbleitervorrichtung in Fig. 1 sind oder ihnen entsprechen, werden durch die gleichen Bezeichnungen zum Weglassen detaillierter Beschreibungen bezeichnet. Solches Weglassen wird auch auf den Verdrahtungsfilm angewendet.

[0060] In Fig. 3 und 4 bezeichnet das Bezeichnungsset 50 einen Verdrahtungsfilm; 52 eine erste Klebeschicht; 52a einen Öffnungsabschnitt; 50 eine zweite Klebeschicht; 53a einen Öffnungsabschnitt; 54 eine erste Metallschicht; 55 eine zweite Metallschicht; und 56 eine Isolierschicht.

[0061] Wie in Fig. 4 gezeigt ist, enthält der erste Verdrahtungsfilm 50 die erste Klebeschicht 52, deren eine Oberfläche des ersten Halbleiterchip 2 bedeckt (siehe Fig. 3), die erste Metallschicht 54, die die erste Klebeschicht 52 bedeckt, die Isolierschicht 56, die die erste Metallschicht 54 bedeckt, die zweite Metallschicht 55, die die Isolierschicht 56 bedeckt, und die zweite Klebeschicht 53, deren eine Oberfläche die zweite Metallschicht 55 bedeckt und deren andere Oberfläche in Kontakt mit der Hauptoberfläche des zweiten Halbleiterchips 3 steht (siehe Fig. 3).

[0062] Wie in Fig. 4 gezeigt ist, weisen die erste Klebeschicht 52 und die zweite Klebeschicht 53 Öffnungen 52a bzw. 53a an Positionen entsprechend den Anschlußflächenelektroden 4 auf. Die Bondhöckerelektroden 6 sind auf dem ersten Metallfilm 54 und dem zweiten Metallfilm 55 gebildet, sie liegen durch die Öffnungen 52a und 53a offen. Wie in Fig. 3 gezeigt ist, sind die Bondhöckerelektroden 6 in Kontakt mit den Anschlußflächenelektroden 4 angeordnet, die auf den Hauptoberflächen des ersten Halbleiterchips 2 und des zweiten Halbleiterchips 3 gebildet sind. Der Ver-

drahtungsfilm 50 (speziell der erste Metallfilm 54 und der zweite Metallfilm 55) ist elektrisch mit den Elektroden (nicht gezeigt) verbindlich, die auf dem Substrat 1 gebildet sind. Die Isolierschicht 56 ist zum Beispiel aus einem Isolierfilm wie ein Polyimidfilm hergestellt.

[0063] Wie in Fig. 3 gezeigt ist, ist bei der Halbleitervorrichtung gemäß der zweiten Ausführungsform der erste Halbleiterchip 2 auf dem Substrat 1 vorgesehen, und der Verdrahtungsfilm 50, der auf dem Substrat 1 vorgesehen ist, bedeckt den ersten Halbleiterchip 2. Die Anschlußflächen-elektroden 4 des ersten Halbleiterchips 2 stehen in Kontakt mit den Bondhöckerelektroden 6, die auf der ersten Metall-schicht 54 des Verdrahtungsfilmes 50 gebildet sind. Weiterhin sind beiden Enden des Verdrahtungsfilmes 50 mit Elektronen auf dem Substrat 1 verbunden. Obwohl es in Fig. 3 nicht gezeigt ist, stehen die Hauptoberfläche und die Seiten des ersten Halbleiterchips 2 in Kontakt mit der ersten Klebe-schicht 52 des Verdrahtungsfilmes 50.

[0064] Der zweite Halbleiterchip 3 ist auf dem Verdrahtungsfilm 50 so vorgesehen, daß seine Hauptoberfläche der Hauptoberfläche des ersten Halbleiterchips 2 zu gewandt ist. Die zweite Klebeschicht 53 des Verdrahtungsfilmes 50 steht in Kontakt mit der Hauptoberfläche des zweiten Halbleiter-chips 3.

[0065] Das heißt, der erste Halbleiterchip 2 und der zweite Halbleiterchip 3 haften aneinander und sind auf einer ent-sprechenden Seite des Verdrahtungsfilmes 50 befestigt. Die Halbleiterchips 2 und 3 sind auf dem Substrat 1 durch die Benutzung des Verdrahtungsfilmes 50 angebracht.

[0066] Wie oben beschrieben wurde, ist bei der Halbleitervorrichtung gemäß der zweiten Ausführungsform der Verdrahtungsfilm 50 so vorgesehen, daß er den ersten Halbleiterchip 2 bedeckt, der auf dem Substrat 1 vorgesehen ist. Der zweite Halbleiterchip 3 ist auf dem Verdrahtungsfilm 50 so vorgesehen, daß seine Hauptoberfläche der Hauptoberflä-
che des ersten Halbleiterchips 2 zugewandt ist.

[0067] Das heißt, bei der zweiten Ausführungsform sind der ersten Halbleiterchip 2 und der zweite Halbleiterchip 3 so vorgesehen, daß ihre Hauptoberflächen durch den Verdrahtungsfilm 50 aufeinander zu zeigen.

[0068] Wie bei der ersten Ausführungsform benötigt die Halbleitervorrichtung gemäß der zweiten Ausführungsform keine äußeren Leitungen zum Anbringen der Halbleiterchips 2 und 3 auf dem Substrat 1, was es möglich macht, die Anbringungsfläche zu verringern. Daher ist es möglich, Halbleiterchips auf dem Substrat mit einer hohen Chip-dicthe anzubringen.

[0069] Die anderen Effekte der ersten Ausführungsform können ebenfalls durch die zweite Ausführungsform erzielt werden.

[0070] Da weiter die zweite Ausführungsform die zwei Halbleiterchips 2 und 3 auf dem Substrat 1 nur unter Benut-zung des Verdrahtungsfilmes 50 anbringt, ist es möglich, die Dicke der Halbleitervorrichtung im Vergleich mit jener der ersten Ausführungsform zu verringern.

[0071] Da zusätzlich die Halbleiterchips 2 und 3 nur einen Verdrahtungsfilm 50 als ihre Verdrahtung benutzen, können die Längen ihrer Verdrahtung einander gleich gemacht werden. Daher ist es möglich, Variationen in den Betriebs-eigen-schaften der Halbleitervorrichtung in dem Hochgeschwin-digkeitsbetrieb zu verringern, wodurch ihre Eigenschaften verbessert werden.

Dritte Ausführungsform

[0072] Fig. 5 ist eine Schnittsicht einer Halbleitervorrichtung gemäß einer dritten Ausführungsform der vorliegenden Erfindung.

[0073] Eine Halbleitervorrichtung der dritten Ausfüh-rungsform ist eine Halbleiterchipverpackung, die auf einem Substrat anzubringen ist. Die Halbleitervorrichtung gemäß der dritten Ausführungsform unterscheidet sich von der der zweiten Ausführungsform darin, daß die Halbleiterchips 2 und 3 der dritten Ausführungsform nicht auf einem Substrat angebracht sind, sondern mit einem Abdichtmittel/einer Versiegelung 7 eingegossen sind.

[0074] Die Versiegelung 7 ist zum Beispiel aus Harz her-gestellt. Da die anderen Komponenten der dritten Ausführungsform die gleichen wie jene der zweiten Ausführungsform sind, wird ihrer Erläuterung hier weggelassen.

[0075] Wie in Fig. 5 gezeigt ist, ist bei der Halbleitervorrichtung gemäß der dritten Ausführungsform der Verdrahtungsfilm 50 auf dem ersten Halbleiterchip 2 so vorgesehen, daß sie in engem Kontakt miteinander stehen. Der zweite Halbleiterchip 3 ist auf dem Verdrahtungsfilm 50 so vorge-sehen, daß der zweite Halbleiterchip 3 in engem Kontakt mit dem Verdrahtungsfilm 50 steht, und so, daß die Hauptober-fläche des zweiten Halbleiterchips 3 der Hauptoberfläche des ersten Halbleiterchips 2 zugewandt ist. Die Halbleiter-vorrichtung mit dem Verdrahtungsfilm 50 und den Halblei-terchips 2 und 3 wird mit dem Versiegelungsmittel 7 mit der Ausnahme einer vorbestimmten Länge für jeden Abschnitt des Verdrahtungsfilmes 50 eingegossen.

[0076] Die Endabschnitte des Verdrahtungsfilmes 50, die nicht eingegossen werden, werden zum Anbringen der Halbleitervorrichtung (Verpackung) auf dem Substrat be-nutzt.

[0077] Obwohl es in Fig. 5 nicht gezeigt ist, steht die Hauptoberfläche des ersten Halbleiterchips 2 in Kontakt mit der ersten Klebeschicht 52 des Verdrahtungsfilmes 50 (siehe Fig. 4). Weiterhin ist die Hauptoberfläche des zweiten Halbleiterchips 3 in Kontakt mit der zweiten Klebeschicht 53 des Verdrahtungsfilmes 50. Mit diesem Aufbau sind der erste Halbleiterchip 2 und der zweite Halbleiterchip 3 durch den Verdrahtungsfilm 50 befestigt. Die Halbleitervorrichtung gemäß der dritten Ausführungsform benötigt keine äußeren Leitungen zum Laminierten der Halbleiterchips 2 und 3, wo-durch es möglich gemacht wird, die Anbringungsfläche der Verpackung auf dem Substrat zu verringern im Vergleich mit anderen Halbleitervorrichtungen. Daher ist es möglich, Halbleiterchips auf dem Substrat mit einer hohen Chip-dicthe anzubringen.

[0078] Durch Verwenden des Verdrahtungsfilmes 50 mit den Klebeschichten 52 und 53 können die zwei Halbleiterchips 2 und 3 leicht aufeinander laminiert werden.

[0079] Da weiter die Halbleiterchips 2 und 3 durch den Verdrahtungsfilm 50 befestigt sind, ist es möglich, eine Fehlausrichtung zwischen den Anschlußflächen-elektroden 4 und den Bondhöckerelektroden 6 zu verhindern, was das Eingießen durch die Benutzung des Versiegelungsmittels 7 erleichtert.

[0080] Gemäß der vorliegenden Erfindung können daher Halbleiterchips mit hoher Chipdicthe angebracht werden. Weiterhin kann gemäß der vorliegenden Erfindung eine Mehrzahl von Halbleiterchips ohne Eingießen der Module laminiert werden.

1. Halbleitervorrichtung mit:
einem Substrat (1);
einem auf dem Substrat (1) vorgesehenen ersten Halbleiterchip (2), wobei der erste Halbleiterchip (2) eine erste Elektrode (4a) auf einer Hauptoberfläche davon aufweist;
einer auf dem Substrat (1) so vorgesehenen ersten Ver-

drahtung (5a), daß der erste Halbleiterchip (2) bedeckt ist, wobei die erste Verdrahtung (5a) die erste Elektrode (4a) mit dem Substrat (1) elektrisch verbindet; einem auf der ersten Verdrahtung (5a) vorgesehenen zweiten Halbleiterchip (3), wobei die zweite Halbleiterchip (3) eine zweite Elektrode (4b) auf einer Hauptoberfläche davon aufweist, und die Hauptoberfläche einer anderen Oberfläche gegenüberliegt, die mit der ersten Verdrahtung (5a) in Kontakt steht; und einer auf dem Substrat (1) so vorgesehenen zweiten 10 Verdrahtung (5b), daß der zweite Halbleiterchip (3) und der erste Halbleiterchip (2) bedeckt sind, wobei die zweite Verdrahtung (5b) die zweite Elektrode (4b) mit dem Substrat (1) elektrisch verbindet.

2. Halbleitervorrichtung nach Anspruch 1, bei der die 15 erste Verdrahtung (5a) ein erster Verdrahtungsfilm ist, der enthält:
eine den ersten Halbleiterchip (2) bedeckende erste Klebeschicht (52);
eine die erste Klebeschicht (52) bedeckende Metallschicht (51); und
eine zweite Klebeschicht (53), deren eine Oberfläche die Metallschicht (51) bedeckt und deren andere Oberfläche den zweiten Halbleiterchip (3) kontaktiert, und worin die zweite Verdrahtung (5b) ein zweiter Verdrahtungsfilm ist, der enthält:
eine den zweiten Halbleiterchip (3) bedeckende erste Klebeschicht (52);
eine die erste Klebeschicht (52) bedeckende Metallschicht (51); und
eine die Metallschicht (51) bedeckende zweite Klebeschicht (53).

3. Halbleitervorrichtung nach Anspruch 2,
bei der jede Klebeschicht (52) einen Öffnungsabschnitt (52a) entsprechend der ersten oder zweiten Elektrode (4a, 4b) aufweist und
bei der jede Metallschicht (51) einen Bondhöcker (6) an einem Abschnitt aufweist, der durch den Öffnungsabschnitt (52a) offengelegt ist, wobei der Bondhöcker (6) in Kontakt mit der ersten oder zweiten Elektrode (4a, 4b) steht.

4. Halbleitervorrichtung nach Anspruch 2 oder 3, bei der jede der ersten Klebeschicht (52) und der zweiten Klebeschicht (53) eine elektrische isolierende Eigenschaft aufweist.

5. Halbleitervorrichtung nach einem der Ansprüche 1 bis 4, mit einem Versiegelungsmittel, das auf dem Substrat (1) so gebildet ist, daß die zweite Verdrahtung (5b) bedeckt ist.

6. Halbleitervorrichtung mit:
einem Substrat (1);
einem auf dem Substrat (1) vorgesehenen ersten Halbleiterchip (2), wobei der erste Halbleiterchip (2) eine erste Elektrode (4a) auf einer Hauptoberfläche davon aufweist;
einer auf dem Substrat (1) so vorgesehenen Verdrahtung (50), daß sie den ersten Halbleiterchip (2) bedeckt, wobei die Verdrahtung (50) die erste Elektrode (4a) mit dem Substrat (1) elektrisch verbindet; und
einem auf der Verdrahtung (50) vorgesehenen zweiten Halbleiterchip (3), wobei der zweite Halbleiterchip (3) eine zweite Elektrode (4b) auf einer Hauptoberfläche davon aufweist;
wobei die Hauptoberfläche des zweiten Halbleiterchips (3) der Hauptoberfläche des ersten Halbleiterchips (2) zugewandt ist.

7. Halbleitervorrichtung nach Anspruch 6, bei der die Verdrahtung (50) ein Verdrahtungsfilm ist, der enthält:

eine erste Klebeschicht (52), deren eine Oberfläche den ersten Halbleiterchip (2) bedeckt;
eine die erste Klebeschicht (52) bedeckende erste Metallschicht (54);
eine die erste Metallschicht (54) bedeckende Isolierschicht (56);
eine die Isolierschicht (56) bedeckende zweite Metallschicht (55); und
eine zweite Klebeschicht (53), deren eine Oberfläche die zweite Metallschicht (55) bedeckt und deren andere Oberfläche in Kontakt mit der Hauptoberfläche des zweiten Halbleiterchips (3) steht.

8. Halbleitervorrichtung nach Anspruch 7,
bei der jede Klebeschicht (52, 53) einen Öffnungsabschnitt (52a, 53a) entsprechend der ersten oder der zweiten Elektrode (4a, 4b) aufweist und
bei der jede Metallschicht (54, 55), einen Bondhöcker (6) auf einem Abschnitt aufweist, der durch den Öffnungsabschnitt (52a, 53a) offengelegt ist, wobei der Bondhöcker (6) in Kontakt mit der ersten oder der zweiten Elektrode (4a, 4b) steht.

9. Halbleitervorrichtung nach Anspruch 7 oder 8, bei der die erste Klebeschicht (52) und die zweite Klebeschicht (53) jeweils eine elektrisch isolierende Eigenschaft aufweisen.

10. Halbleitervorrichtung nach einem der Ansprüche 6 bis 9, weiter mit einem Versiegelungsmittel, das auf dem Substrat (1) so gebildet ist, daß es den ersten und den zweiten Halbleiterchip (2, 3) bedeckt.

11. Halbleitervorrichtung mit:
einem ersten Halbleiterchip (2) mit einer ersten Elektrode (4a) auf einer Hauptoberfläche davon;
einer auf dem ersten Halbleiterchip (2) so vorgesehene Verdrahtung (50), daß sie in engem Kontakt mit der Hauptoberfläche des ersten Halbleiterchips (2) steht, wobei die Verdrahtung (50) die erste Elektrode (4a) mit dem Substrat (1) verbindet;
einem auf der Verdrahtungsschicht (50) vorgesehenen zweiten Halbleiterchip (3), wobei der zweite Halbleiterchip (3) eine zweite Elektrode (4b) auf einer Hauptoberfläche davon aufweist, die Hauptoberfläche des zweiten Halbleiterchips (3) der Hauptoberfläche des ersten Halbleiterchips (2) zugewandt ist und in engem Kontakt mit der Verdrahtung (50) steht; und
einem Versiegelungsmittel (7), das den ersten Halbleiterchip (2) und den zweiten Halbleiterchip (3) versiegelt.

12. Halbleitervorrichtung nach Anspruch 11, bei der die Verdrahtung (50) ein Verdrahtungsfilm ist, der enthält:
eine erste Klebeschicht (52), deren eine Oberfläche die Hauptoberfläche des ersten Halbleiterchips (2) bedeckt;
eine die erste Klebeschicht (52) bedeckende erste Metallschicht (54);
eine die erste Metallschicht (54) bedeckende Isolierschicht (56);
eine die Isolierschicht (56) bedeckende zweite Metallschicht (55); und
eine zweite Klebeschicht (53), deren eine Oberfläche die zweite Metallschicht (55) bedeckt und deren andere Oberfläche in Kontakt mit der Hauptoberfläche des zweiten Halbleiterchips (3) steht.

13. Halbleitervorrichtung nach Anspruch 12,
bei der jede Klebeschicht (52, 53) einen Öffnungsabschnitt (52a, 53a) entsprechend der ersten oder der zweiten Elektrode (4a, 4b) aufweist und
bei der jede Metallschicht (54, 55) einen Bondhöcker

(6) auf einem Abschnitt aufweist, der durch den Öffnungsabschnitt (52a, 53a) offenliegt, wobei der Bondhöcker (6) in Kontakt mit der ersten oder der zweiten Elektrode (4a, 4b) steht.

14. Halbleitervorrichtung nach Anspruch 12 oder 13, bei der die erste Klebeschicht (52) und die zweite Klebeschicht (53) jeweils eine elektrische isolierende Eigenschaft aufweisen. 5

Hierzu 3 Seite(n) Zeichnungen

10

15

20

25

30

35

40

45

50

55

60

65

Fig. 1

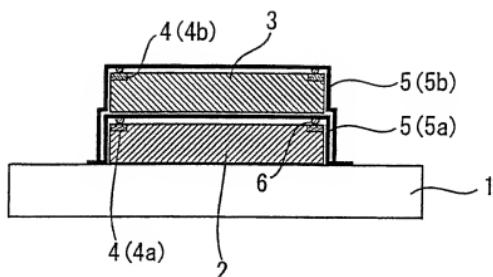


Fig. 2

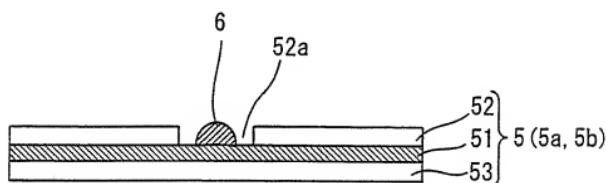


Fig. 3

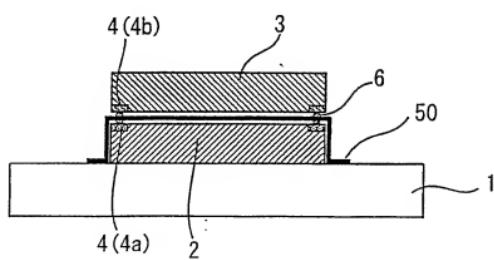


Fig. 4

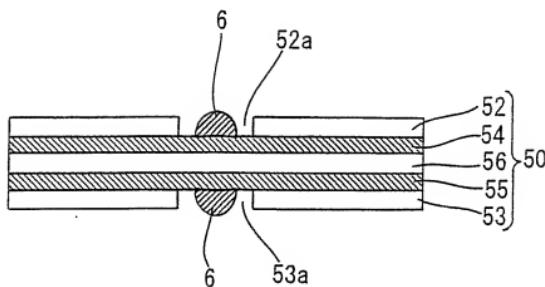


Fig. 5

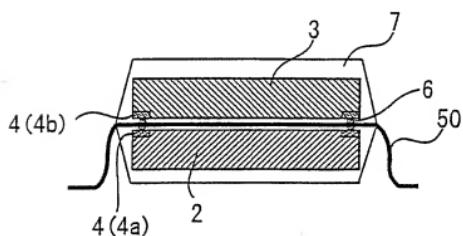


Fig. 6

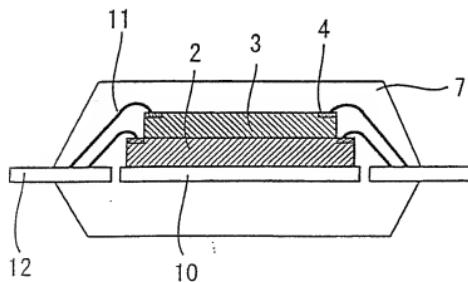


Fig. 7

